

FPGAを用いた不規則形状のタイルディスプレイシステムの開発

I専攻 成見研究室 学籍番号:2131063 木村智美

1 背景

近年、ディスプレイを用いて情報を発信するデジタルサイネージの普及が進んでいる。主に商業施設や屋外などで広告や看板、掲示板として利用される。特に若い世代に対してデジタルディスプレイを用いた情報提供が有効だという報告 [1] もあるように、効果的な情報提供や集客効果の向上が期待されている。しかし、多くの場合は短時間しか見ていないことやかなり遠くから見てることが分かっている [2]。したがって、デジタルサイネージをより見てもらうために、人々の視線を集めて興味を惹くような工夫を施すことや、遠くからでも視認できるよう大型化することが重要だと考えられる。

なるべく低コストで大画面を構築するための技術として、タイルドディスプレイと呼ばれるものがある。これは、複数のディスプレイを用いて1つの大画面を構成する。SAGE2はネットワークを介して高解像度のタイルドディスプレイを実現できる [3]。しかし、ソフトウェアによる実装のためディスプレイ間でずれが生じる。完全に同期をとるためにはハードウェアでシステムを構成する必要がある。

2 研究目的

本研究では、FPGA(Field Programmable Gate Array)を用いて、7セグメント形状のタイルドディスプレイシステムの開発を行う。大きな7セグメントディスプレイのような配置にすることで、大画面としての利用と巨大な数字の表現を同時に可能にする。変わった形状にすることで注目されやすくすることも目的である。

システムの構築にはFPGAと一般的なGPU(Graphic Processing Unit)を用い、市販の機器のみを用いてディスプレイ間の同期がとれるようにする。映像信号はHDMIケーブルで入出力するため、一般的なPC用ディスプレイを使用することができ、余ったディスプレイの有効活用にも繋がる。

3 既存研究

3.1 FPGAを用いた4Kタイルドディスプレイシステム [4]

白井は、低コストで軽量のFPGAを用いた4Kタイルドディスプレイシステムを開発した。YCbCr4:2:0の色空間をサポートしてデータを削減し、4K解像度(3840x2160)の映像表示に対応した。ディスプレイの縁であるベゼルには映像出力がされず、映像を単に分割しただけではずれたように見える、というタイルドディスプレイ固有の問題があり、ベゼル部分の映像を間引くことで補正する(ベゼルコレクション)。白井のシステムでは、動的にベゼル幅の設定ができるが4枚のディスプレイ出力にしか対応していない。

3.2 MovieTile[5]

Ohtaらは、複数のモバイルデバイスを使用してマルチディスプレイ環境を構築するシステムMovieTileを開発した。異なった画面サイズのデバイスを並べ、全体で1つの画面として映像を表示することができる。タッチパネルを活用した直感的なインターフェースで設定を行う。自由な形状の画面を形成可能であり、より芸術性の高い印象を与えることができる。変わった形状で目を惹くことはできるが、ソフトウェアで実現しているためディスプレイ間の同期がとれない。

4 システムのハードウェア構成

本システムはFPGAとGPU、ディスプレイを図1のようにHDMIケーブルで接続する。映像出力に用いるコンピュータのディスプレイ設定から回転および配置を設定する。

FPGAボードにはDigilent社のZYBOを用い、1枚から最大3つのディスプレイに映像を出力する(図2)。HDMI端子が1つしか搭載されていないため、出力のみ可能なHDMI端子を3つ増設できる拡張基板を作成した。GPUはNVIDIA社のGeForce GTX 1050 Tiを使用した。DVI-D、DisplayPortの端子に変換コネクタを用いて3本のHDMIケーブルを接続した(図3)。ディスプレイは、EIZO社のEV2456を使用した。縦横比は16:10で、対応している解像度のうち1280x800@59.81Hzで出力する。大学の計算機室で使っていないものを借りた。木の板にVESAマウントをねじ付けして作成した専用スタンドに取り付けた。

5 FPGAシステム

開発した回路のブロック図を図4に示す。Digilent社とXilinx社のIP(Intellectual Property)コアを用いた。

5.1 入力解像度と出力領域の決定

入力映像の解像度は、ベゼルコレクションの考え方をもとに、ディスプレイのない部分にもコンテンツが表示されるとして計算した。領域全体を3つのFPGAに分割する(図5)。FPGAの汎用I/Oポートのデータ転送レートは1ペア当たり1.2Gbpsであり、3ペアでRGBの情報を伝送するHDMIでは映像データレートの限界は3.6Gbpsになる。FPGAへの入力解像度がこの値を超えないようにするためディスプレイ1枚あたりの解像度を1280x800とし、システム全体の入力解像度が2942x4322@24.002Hzとなるようにした。FPGAの出力は入力映像のうちの一部を出力先のディスプレイの位置に合わせて切り出す(図6)。

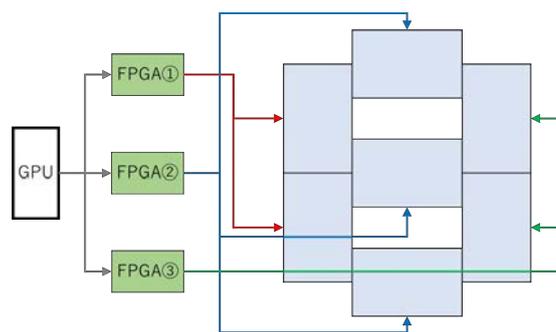


図1 システム概要



図2 拡張基板とZYBO



図3 GPUとHDMIの接続

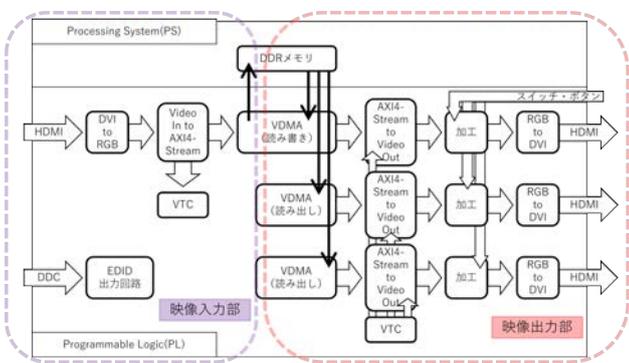


図4 FPGA システムのブロック図

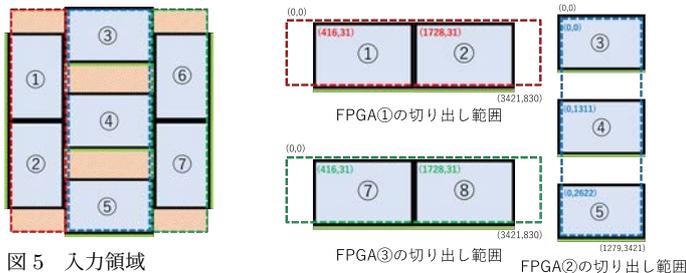


図5 入力領域とFPGA への分割

図6 出力範囲の切り出し

5.2 映像入力部

映像入力部では、HDMI 信号を RGB 形式に変換したあと AXI4-Stream インターフェースに対応させ、「AXI Video DMA(VDMA)」を用いて DMA(Direct Memory Access) 方式で DDR メモリ上のフレームバッファに書き込む。VDMA は Zynq の CPU から設定を行い、入力サイズを各 FPGA の入力解像度と対応させた。また、EDID 出力回路からは EDID を入力用 HDMI ポートの DDC チャンネルを介して PC に伝送する。EDID は FPGA の入力解像度を伝える役割をするため、このシステムに適応する EDID を Digilent 社の E-EDID Editor を用いて作成した。

5.3 映像出力部

映像出力部では、VDMA を用いて DDR メモリから必要な映像信号を読み出し、「VTC」で生成したビデオタイミングに合わせてビデオ信号に変換する。この信号を自作した映像加工用回路を通し、RGB 形式から HDMI 信号に変換して拡張基板を接続した Pmod へと出力する。DDR メモリからの読み出しは VDMA を用いる。1 個は読み書き用に、2 個は読み出し用を使用する。読み出し開始位置は、図 6 に示した左上のピクセルの座標となるように各 VDMA で異なるアドレスを指定した。複数の「AXI4-Stream to Video Out」に対して一つの VTC からタイミング信号を供給することで出力を同期している。

映像加工回路では、スイッチで 3 つの数字表現モードを切り替える。HIDE モードでは、消灯画面の RGB 値を (0,0,0) にする。BW モードでは、消灯画面の RGB 値をグレースケールに変換する。RED モードでは、点灯画面の R の値を +100 し、B と G の値を -100 する。ボタンを押すと次の数字に切り替わる。

6 評価

6.1 ベゼルコレクションの評価

全体に一枚の画像を表示したものを撮影し、元の画像と撮影画像を重ね合わせることでベゼルコレクションの評価を行った (図 7)。おおむね合っているが、中央下の 1 枚など大きなズレが生じている部分もある。

6.2 7 セグメント形状を用いた数字表現

使用シーンを想定して用意した表示コンテンツに 3 つの数字表現モードを適用して見え方を確認した。コンテンツの色味が重要か、表示されない部分があってもいいか、数字表現を強調したいかなどの条件によって適するモードが異なる。

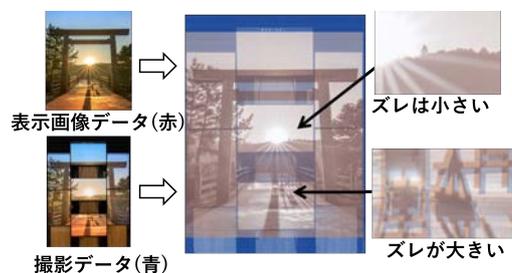


図7 システム全体に表示した画像とその撮影画像の重ね合わせ



図8 3つの数字表現モードで4つのコンテンツを表示

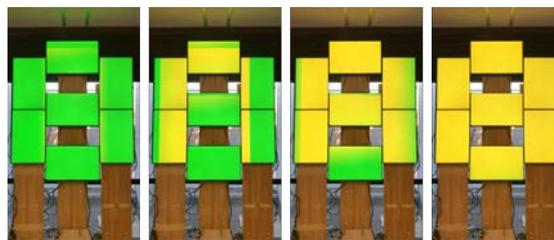


図9 60fpsの動画内で色が切り替わる前後の4コマ

6.3 ディスプレイ間の同期についての評価

24fps で画面全体が緑から黄色に変化する動画を本システムで表示し、スマートフォンで 60fps 動画で撮影してコマ送りすることでディスプレイ間での同期を評価した。出力映像の一部が次のフレームになった状態が 2 コマ表示されたが、これは入力周波数と出力周波数のずれによるものだと考えられる。また、同一の FPGA ボードに接続されたディスプレイでは完全に同期がとれている。異なる FPGA ボード間ではタイミングがずれているが、24fps の 1 フレーム以内に収まっているため大きな問題ではないと考えられる。

7 まとめと今後の課題

本研究では、巨大な数字と映像コンテンツを同時に表示することができる 7 セグメント形状という新たな配置のタイルディスプレイシステムを開発した。異なる FPGA に接続したディスプレイ間でも同期ずれはわずかであり、1 つの大きな画面として使用できる。数字表現として 3 つのモードを提案し、表示するコンテンツに合わせて最適なモードを選ぶことで人々の興味を惹くこれまでにないデジタルサイネージの可能性を示した。

今後の課題としては、解像度やリフレッシュレートの向上、全ディスプレイ間の厳密な同期、表示領域のボタンでの変更、カメラを用いた配置のキャリブレーション、7 セグメント以外の形状への対応などがある。

参考文献

- [1] Mari Ervasti, Juha Häikiö, Minna Isomursu, Pekka Isomursu and Tiina Liuska, Digital Signage Effectiveness in Retail Stores, *Human-Computer Interaction - INTERACT 2015*, Lecture Notes in Computer Science, vol.9297, pp.455-462, 2015.
- [2] Nicholas S. Dalton, Emily Collins and Paul Marshall. Display Blindness? Looking Again at the Visibility of Situated Displays using Eye Tracking, *CHI '15: Proceedings of the 33rd Annual ACM Conference on Human Factors in Computing Systems*, pp.3889-3898, 2015.
- [3] The University of Illinois, "SAGE2", <https://sage2.sagecommons.org/>, (最終アクセス日 2023 年 2 月 3 日)
- [4] 白井暁, "FPGA を用いた 4K タイルディスプレイシステムの開発", 電気通信大学 情報・ネットワーク工学専攻 修士論文, 2019.
- [5] Takashi Ohta, Jun Tanaka. MovieTile: interactively adjustable free shape multi-display of mobile devices, *SIGGRAPH Asia 2015 Mobile Graphics and Interactive Applications*, Article No.18, pp.1-7, 2015.