

FPGA を用いたタイルドディスプレイシステム

電気通信大学 電気通信学部 情報工学科 4 年 成見研究室

0911090 細川 大樹

1. はじめに

高解像度・大画面のディスプレイが近年ではみられるようになった。また、それに応じて高画質の映像・3D 映像などのコンテンツが個人に向けても提供されるようになってきている。だが、大画面ディスプレイは製造コスト・市場規模の関係から、個人で所有するにはまだ値段・流通性が問題となり、入手が難しいという現状である。この問題を解決できる手法としてタイルドディスプレイシステムが挙げられる。

タイルドディスプレイシステムとは、複数枚の小さなディスプレイを並べることでそれらを大きな 1 つのディスプレイとして見せることができるシステムである。小型ディスプレイは大型ディスプレイに比べて圧倒的に安価であり、流通量も多いため、この問題の解決に相当であると考えられる。

表 1: ディスプレイサイズごとの値段比較[1]

ディスプレイサイズ	値段 (2012/9/19 時点)
(153 インチ)	受注生産・価格相談
64 インチ	393,000 円
32 インチ×4 枚	47,000 円×4 枚 = 188,000 円
21 インチ×9 枚	10,000 円×9 枚 = 90,000 円

2. 研究概要

このタイルドディスプレイシステムにはまだいくつかの問題点が残っている。1つはディスプレイの外枠による表示位置のズレである。通常の OS で出力される画像はディスプレイの液晶部分のみを認識して出力されるため、ディスプレイ枠周辺では歪みの伴う画像に見えるようになってしまう。

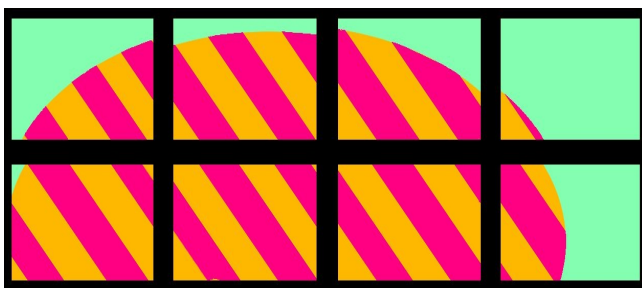


図 1: ディスプレイ枠による画像の歪み

2つ目の問題点として、出力の同期の問題が挙げられる。この問題は特に近年普及してきた 3D 映像の視聴の際に顕著となる。現在主流の立体視法である液晶シャッター方式では 120Hz のリフレッシュレートで映像が切り替わることで立体視を提供している。よって、同期の不具合により 1/120 秒以上のズレが生じてしまうと、その部分はぼやけて見えたり凹凸が逆になるといったような問題が発生してしまう。

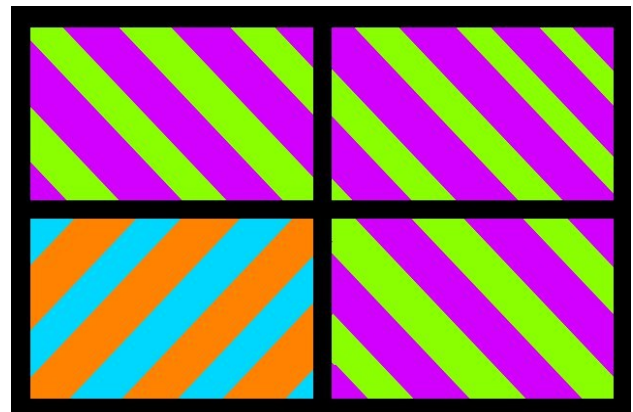


図 2: 画像の変化した瞬間の同期ズレ

これらの問題を解決できる手法を搭載した専用のハードウェアも存在する[2][3]が、現時点でそれらは非常に高価であり、個人に対して安価に大規模ディスプレイを提供するという目的には適さない。

本研究ではこれらの問題を安価に解決することができるシステムの構築を目指すため、FPGA を用いたハードウェア側からのアプローチを試みる。

3. 実装すべき機能

1. ディスプレイ枠による表示位置のズレ補正

この問題の原因となっている点は主に 2 つである。1つは出力される際に認識されているディスプレイのサイズが液晶部分のみであるという点である。このため、画像サイズは外枠部分も含めたタイルドディスプレイ全体に対して若干小さなものとなる。よって、ディスプレイ全体に補正した画像を表示させるためには画像の拡大が必要であると考えられる。

2つ目の問題点として、画像の表示位置の問題がある。この状態で出力される画像は外枠部分を考慮しない位置で繋がっているため、拡大しただけでは各ディスプレイごとの繋がりはズレたままである。ディスプレイごとの画像の繋がりを修正するためには、外枠の大きさに応じた画像表示部分の切り抜きが必要であると考えられる。

2. 入出力間の画面の同期

この問題の原因として考えられる点は、画像出力のタイミングを制御する機能が備わっていないため、各画面間での同期がとれなくなってしまうという理由が考えられる。対処法としては入力の際の信号などを基準とした、出力のタイミングを制御する同期信号を利用することで、すべてのディスプレイに対して完全に同じタイミングで出力信号を送るようにするといった手法が考えられる。

4. これまでの取り組み

FPGA を通して外部入力からディスプレイへの出力、および簡単な画像加工を行うことのできるプログラムを Spartan-6 コンシューマービデオキット 2.0 のサンプルプログラムから作成した。

このプログラムは、HDMI の入力を受信すると一旦ラインバッファに1列ずつデータが保持された後、どのメモリに格納するか、どのようにデータを格納するかを決め、メモリへ格納する。その後、出力を送信する際には同様にデータを取り出すメモリと取り出す方法を決め、ラインバッファに一旦保持をし、出力装置へ送信する。この入出力のタイミングは HDMI 入出力を行う FMC カードのクロックによって制御されているため、完全に同期がとれている。

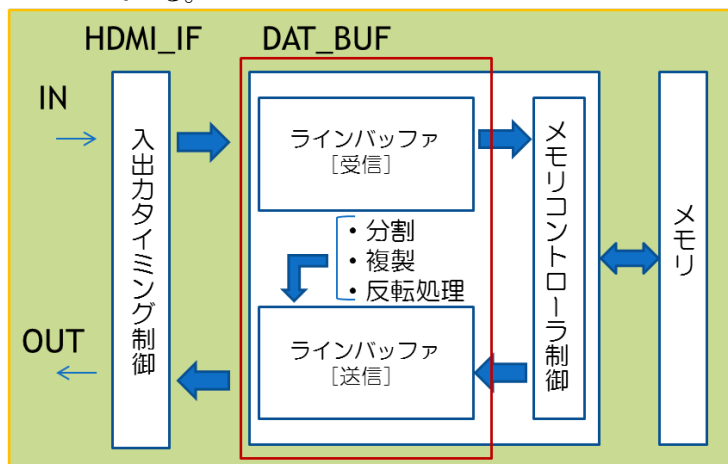


図3:回路の全体図

このとき、データの格納・取り出し方法を決定し、保持する部分(図3赤枠部分)を変更することで画像の加工が可能である。例えば送信側ラインバッファのデータを1つ飛ばしで出力すると、水平方向に半分の間引きされた画像が送信されることになる。同様に、メモリからラインバッファへ1つ飛ばしでラインデータを渡すことで、垂直方向へも半分の間引きできる。また、逆順で取り出すことで画像を反転できる。(図4参照)



図4:分割・反転させて表示

5. 今後の課題

上記のプログラムの画像加工部分を改良することで、ディスプレイ枠による表示位置のずれ補正を実現する。ただし、コンシューマービデオキット 2.0 は高性能であるが高価であるため、まずは低価格な Atlys ボードへ移植し、その上でズレ補正を行う。更に、複数台を利用してより多くのディスプレイに繋げるように拡張する。

また、データの渡し方を変えるだけのこの方法では2倍拡大以外の拡大は不可能である。2倍拡大では枠の大きさに対応できないため、任意倍率拡大法を構築する必要があると考えられる。任意倍率拡大法のFPGA実装の先行研究としてファジー推論[4]や、LP法[5]を使ったものがあり、これらのアルゴリズムを実装する予定である。

更に、拡大した画像の切り抜き回路も実装する必要がある。上記プログラムの応用として、任意分だけデータをズラして格納・取り出しをするという方法が考えられる。

参考文献

- [1] ディスプレイ価格 価格.com <http://kakaku.com/>
- [2] NVIDIA Quadro -モザイク技術- <http://www.nvidia.co.jp/object/nvidia-mosaic-technologyjp.html>
- [3] マイクロ電子 フレームシンクロナイザー http://www.micro-denshi.co.jp/rent/as/as_list.html
- [4] 鈴木達弘, 木村誠聡 『高周波数成分を保存するカラー映像拡大法のFPGAへの実装』 電子情報通信学会技術研究報告. SIS, スマートインフォメディアシステム 110(445), 1-6, 2011-02-24
- [5] 大塚規美登, 木村誠聡, 田口亮 『解像度協調を伴う任意倍率画像拡大法のFPGA実装』 電子情報通信学会総合大会講演論文集 2010年_基礎・境界, "S-17"- "S-18", 2010-03-02